

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年11月 1日
Date of Application:

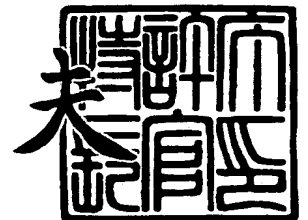
出願番号 特願2002-319677
Application Number:
[ST. 10/C]: [JP2002-319677]

出願人 セイコーエプソン株式会社
Applicant(s):

2003年 9月25日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



出証番号 出証特2003-3078855

【書類名】 特許願

【整理番号】 J0091761

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/30
G02F 1/133

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 松枝 洋二郎

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 中西 早人

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0266-52-3139

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤網 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置、電気光学装置の駆動方法及び電子機器

【特許請求の範囲】

【請求項 1】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、

前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、

前記複数のサブフレームは、同一の期間の長さを有する少なくとも 2 つのサブフレームを含むことを特徴とする電気光学装置。

【請求項 2】 請求項 1 に記載の電気光学装置において、

前記少なくとも 2 つのサブフレームは、前記複数のサブフレームの中で最も長い期間を有することを特徴とする電気光学装置。

【請求項 3】 請求項 2 に記載の電気光学装置において、

前記複数のサブフレームのうち前記少なくとも 2 つのサブフレームを除いたサブフレームの中で最も期間の長さが長いサブフレームの長さは、前記複数のサブフレームの中の最も期間の長いサブフレームの期間の長さの 2 分の 1 であることを特徴とする電気光学装置。

【請求項 4】 請求項 1 乃至 3 のいずれか一つに記載の電気光学装置において、

前記少なくとも 2 つのサブフレームは、1 フレーム期間において連続して設定されないことを特徴とする電気光学装置。

【請求項 5】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、

前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、

前記複数のサブフレームのうち、最も期間の長い 2 つのサブフレームを除いたサブフレームの期間の長さは 2 進荷重に設定されていることを特徴とする電気光

学装置。

【請求項 6】 請求項 5 に記載の電気光学装置において、

前記最も期間の長い 2 つのサブフレームは、1 フレーム期間において連続して設定されないことを特徴とする電気光学装置。

【請求項 7】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、

前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、

前記複数のサブフレームのうち、最も長い期間を有する 2 つのサブフレームを除いた n 個 (n は自然数) のサブフレームの中で最も長い期間を有するサブフレームの期間の長さは、前記 n 個のサブフレームの最も短い期間を有するサブフレームの期間の長さの 2^{n-1} 倍に設定されており、1 フレームあたりの輝度は 2^{n+1} 段階に設定可能になっていることを特徴とする電気光学装置。

【請求項 8】 請求項 7 に記載の電気光学装置において、

前記最も長い期間を有する 2 つのサブフレームは、1 フレーム期間において連続して設定されないことを特徴とする電気光学装置。

【請求項 9】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、

前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、

前記複数のサブフレームのうち、最も期間の長い、2 つのサブフレームを足し合わせた期間の長さが、前記複数のサブフレームのうち、最も短い期間を有するサブフレームの長さの 2^n 倍 (n は自然数) に設定されており、1 フレームあたりの輝度は 2^{n+1} 段階に設定可能となっていることを特徴とする電気光学装置。

【請求項 10】 請求項 9 に記載の電気光学装置において、

前記 2 つのサブフレームは、1 フレーム期間において連続して設定されないことを特徴とする電気光学装置。

【請求項 1 1】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、

前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2^n (n は自然数) 段階の輝度を設定することが可能であり、

前記複数のサブフレームの数は $n + 1$ 個以上であることを特徴とする電気光学装置。

【請求項 1 2】 請求項 1 1 に記載の電気光学装置において、

前記複数のサブフレームのうち、最も長いサブフレームの期間の長さは、最も期間の短いサブフレームの 2^{n-1} 倍であることを特徴とする電気光学装置。

【請求項 1 3】 電気光学素子を備え、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能な電気光学装置であって、

前記電気光学素子は、前記 1 フレームの期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々において階調データに基づいてオン状態又はオフ状態のいずれかに制御され、

前記複数のサブフレームのうち、常に共にオン状態又はオフ状態のいずれかに制御されるサブフレームが少なくとも 2 つあることを特徴とする電気光学装置。

【請求項 1 4】 請求項 1 3 に記載の電気光学装置において、

前記少なくとも 2 つあるサブフレームは、同一の期間の長さを有することを特徴とする電気光学装置。

【請求項 1 5】 請求項 1 3 又は 1 4 に記載の電気光学装置において、

前記少なくとも 2 つのサブフレームは、1 フレーム期間において連続して設定されないことを特徴とする電気光学装置。

【請求項 1 6】 請求項 1 乃至 1 5 のいずれか一つに記載の電気光学装置において、前記複数の画素のうち一つの走査線に接続されている一連の画素に対して設定される、前記複数のサブフレームの各々は実質的に同時に開始し、実質的に同時に終了することを特徴とする電気光学装置。

【請求項 1 7】 請求項 1 乃至 1 5 のいずれか一つに記載の電気光学装置に

において、

前記複数の画素のうち少なくとも 2 つの走査線に接続されている一連の画素に対して設定される、前記複数のサブフレームの各々は実質的に同時に終了することを特徴とする電気光学装置。

【請求項 18】 請求項 16 又は 17 に記載の電気光学装置において、
前記走査線が選択されたとき導通する第 1 のトランジスタと、
前記第 1 のトランジスタを介して供給されるデータ信号を保持する容量素子と、
前記容量素子に保持されたデータ信号に基づいてオン・オフ制御される第 2 のトランジスタと、
前記第 2 のトランジスタのオン動作に基づいて駆動電流が供給される電子素子と
からなる画素回路を備えたことを特徴とする電気光学装置。

【請求項 19】 請求項 18 に記載の電気光学装置において、
前記電子素子は、電流駆動素子であることを特徴とする電気光学装置。

【請求項 20】 請求項 19 に記載の電気光学装置において、
前記電流駆動素子は、EL 素子であることを特徴とする電気光学装置。

【請求項 21】 請求項 20 に記載の電気光学装置において、
前記 EL 素子は、発光層が有機材料で構成されていることを特徴とする電気光学装置。

【請求項 22】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、

前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、
1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、
前記複数のサブフレームは、同一の期間の長さを有する少なくとも 2 つのサブフレームを含み、

前記 2 つのサブフレームが設定されるとき、その 2 つのサブフレームを互いに隣り合わないよう設定するようにしたことを特徴とする電気光学装置の駆動方

法。

【請求項 2 3】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、

前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、

前記複数のサブフレームのうち、最も期間の長い 2 つのサブフレームを除いたサブフレームの期間の長さは 2 進荷重に設定し、

前記 2 つのサブフレームが設定されるとき、その 2 つのサブフレームを互いに隣り合わないよう設定するようにしたことを特徴とする電気光学装置の駆動方法。

【請求項 2 4】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、

前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、

前記複数のサブフレームのうち、最も長い期間を有する 2 つのサブフレームを除いた n 個 (n は自然数) のサブフレームの中で最も長い期間を有するサブフレームの期間の長さを、前記 n 個のサブフレームの最も短い期間を有するサブフレームの期間の長さの 2^{n-1} 倍に設定し、

前記 2 つのサブフレームが設定されるとき、その 2 つのサブフレームを互いに隣り合わないよう設定して、1 フレームあたりの輝度を 2^{n+1} 段階に設定可能にすることを特徴とする電気光学装置の駆動方法。

【請求項 2 5】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、

前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、

前記複数のサブフレームのうち、最も期間の長い、2 つのサブフレームを足し

合わせた期間の長さを、前記複数のサブフレームのうち、最も短い期間を有するサブフレームの長さの 2^n 倍（ n は自然数）に設定し、

前記2つのサブフレームが設定されるとき、その2つのサブフレームを互いに隣り合わないよう設定して、1フレームあたりの輝度を 2^{n+1} 段階に設定可能にすることを特徴とする電気光学装置の駆動方法。

【請求項26】 各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、

前記複数の電気光学素子の各々の輝度を、1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1フレームあたり、少なくとも 2^n （ n は自然数）段階の輝度を設定することが可能であり、

前記複数のサブフレームの数は $n+1$ 個以上設け、その中の予め定めた2つのサブフレームは常に共に設定及び非設定されるようにするとともに、設定されるときには、その2つのサブフレームを互いに隣り合わないよう設定して、1フレームあたりの輝度を 2^n 段階に設定可能にすることを特徴とする電気光学装置の駆動方法。

【請求項27】 請求項22乃至26のいずれか一つに記載の電気光学装置の駆動方法において、

前記複数の画素のうち一つの走査線に接続されている一連の画素に対して設定される、前記複数のサブフレームの各々は実質的に同時に開始し、実質的に同時に終了することを特徴とする電気光学装置の駆動方法。

【請求項28】 請求項22乃至26のいずれか一つに記載の電気光学装置の駆動方法において、

前記複数の画素のうち少なくとも2つの走査線に接続されている一連の画素に対して設定される、前記複数のサブフレームの各々は実質的に同時に終了することを特徴とする電気光学装置の駆動方法。

【請求項29】 請求項27又は28に記載の電気光学装置の駆動方法において、

前記走査線が選択されたとき導通する第1のトランジスタと、

前記第1のトランジスタを介して供給されるデータ信号を保持する容量素子と

、

前記容量素子に保持されたデータ信号に基づいてオン・オフ制御される第2のトランジスタと、

前記第2のトランジスタのオン動作に基づいて駆動電流が供給される電子素子と

からなる画素回路を備えたことを特徴とする電気光学装置の駆動方法。

【請求項30】 請求項1乃至21のいずれか一つに記載の電気光学装置を実装した電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気光学装置、電気光学装置の駆動方法及び電子機器に関するものである。

【0002】

【従来の技術】

近年、電気光学装置としての表示装置は、有機EL素子を用いた電気光学装置が注目されている。この種の電気光学装置には、有機EL素子の中間調を制御する駆動方式の一つとしてデジタル方式がある。デジタル方式は、有機EL素子を駆動する薄膜トランジスタよりなる駆動用トランジスタの閾値バラツキを考慮する必要がないことから画素回路が小型にできることから優れている。このデジタル方式の一つとして時分割階調法がある。時分割階調法は、例えば、オン信号を走査線を介してスイッチングトランジスタに与え、これに応答して駆動トランジスタの導通又は非導通を選択するセット信号を駆動トランジスタに与えるセットステップと、オン信号を走査線を介して前記スイッチングトランジスタに与えてこれに応答して駆動トランジスタを非導通とするリセット信号を前記リセットステップと、で規定するセッターリセット動作を複数回繰り返すことによって階調を得るようにしたものである（例えば、特許文献1）。

【0003】

【特許文献 1】

特開 2002-175047 号公報

【0004】**【発明が解決しようとする課題】**

ところで、例えば、1 フレーム中の複数のサブフレームが選択（設定）されその複数のサブフレームの発光期間に発光する状態が継続する場合がある。一方、1 フレーム中の特定の 1 つのサブフレームのみが選択（設定）されそのサブフレームの発光期間のみ発光する状態が継続する場合がある。

【0005】

前者の場合、1 フレー中に少なくとも、複数回所定の発光期間発光するため、発光周期は短い。これに対して、後者に場合、1 フレー中に 1 回だけ所定の発光期間発光するため、発光周期は長くなる。その結果、そのサブフレームの発光期間のみ発光する状態が継続する場合には、フリッカーが発生するという問題があった。特に、最も長い期間のサブフレームのみが選択されて 1 フレームの画像が形成される場合には、周期が長く発光輝度が高いことからフリッカーが目立つ。

【0006】

本発明は、上記問題点を解消するためになされたものであって、その目的はフリッカーの低減を図ることのできる電気光学装置、電気光学装置の駆動方法及び電子機器を提供することにある。

【0007】**【課題を解決するための手段】**

本発明における電気光学装置は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、前記複数のサブフレームは、同一の期間の長さを有する少なくとも 2 つのサブフレームを含む。

【0008】

これによれば、同一の期間の長さ有するサブフレームを少なくとも 2 つ以上の

サブフレームを設け、発光する期間をその2つ以上のサブフレームに振り分けるようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0009】

この電気光学装置において、前記少なくとも2つのサブフレームは、前記複数のサブフレームの中で最も長い期間を有する。

これによれば、最も長い期間を設定するサブフレームが複数個設けているため、特に連続して最も長い期間のサブフレームを使って画像を表示する場合、発光する周期が短くなりフリッカーの発生を防止することができる。

【0010】

この電気光学装置において、前記複数のサブフレームのうち前記少なくとも2つのサブフレームを除いたサブフレームの中で最も期間の長さが長いサブフレームの長さは、前記複数のサブフレームの中の最も期間の長いサブフレームの期間の長さの2分の1である。

【0011】

これによれば、同じ2分の1の長さの期間のサブフレームを連続して使って画像を表示する場合、発光する周期が短くできフリッカーの発生を防止することができる。

【0012】

この電気光学装置において、前記少なくとも2つのサブフレームは、1フレーム期間において連続して設定されない。

これによれば、1フレーム期間において、前記少なくとも2つ以上のサブフレームは、隣り合って設定されないため、連続してそれらサブフレームを使った画像を表示する場合、発光する周期が短くなりフリッカーの発生を防止することができる。

【0013】

本発明における電気光学装置は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、前記複数の電気光学素子の各々の輝度を、1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各

々毎に設定することにより、1フレームあたり、少なくとも2段階以上の輝度を設定することが可能であり、前記複数のサブフレームのうち、最も期間の長い2つのサブフレームを除いたサブフレームの期間の長さは2進荷重に設定されている。

【0014】

これによれば、最も長い期間の2つのサブフレームを使って画像を表示する場合、例えば、それらサブフレームが隣り合わないようにして、発光する期間を振り分けるようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0015】

この電気光学装置において、前記最も期間の長い2つのサブフレームは、1フレーム期間において連続して設定されない。

これによれば、1フレーム期間において、前記2つのサブフレームは、互いに隣り合って設定されないため、連続してそれらサブフレームを使った画像を表示する場合、発光する周期が短くなりフリッカーの発生を防止することができる。

【0016】

本発明における電気光学装置は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、前記複数の電気光学素子の各々の輝度を、1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1フレームあたり、少なくとも2段階以上の輝度を設定することが可能であり、前記複数のサブフレームのうち、最も長い期間を有する2つのサブフレームを除いた n 個（ n は自然数）のサブフレームの中で最も長い期間を有するサブフレームの期間の長さは、前記 n 個のサブフレームの最も短い期間を有するサブフレームの期間の長さの 2^{n-1} 倍に設定されており、1フレームあたりの輝度は 2^{n+1} 段階に設定可能になっている。

【0017】

これによれば、最も長い期間を有する2つのサブフレームの長さを合わせると、 n 個のサブフレームの最も短い期間を有するサブフレームの期間の長さの 2^n 倍となる。従って、最も長い期間の2つのサブフレームを使って画像を表示する

場合、例えば、それらサブフレームが互いに隣り合わないようにして、発光する期間を振り分けるようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0018】

この電気光学装置において、前記最も長い期間を有する2つのサブフレームは、1フレーム期間において連続して設定されない。

これによれば、1フレーム期間において、前記最も長い期間を有する2つのサブフレームは、互いに隣り合って設定されないため、連続してそれらサブフレームを使った画像を表示する場合、発光する周期が短くなりフリッカーの発生を防止することができる。

【0019】

本発明における電気光学装置は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、前記複数の電気光学素子の各々の輝度を、1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1フレームあたり、少なくとも2段階以上の輝度を設定することが可能であり、前記複数のサブフレームのうち、最も期間の長い、2つのサブフレームを足し合わせた期間の長さが、前記複数のサブフレームのうち、最も短い期間を有するサブフレームの長さの 2^n 倍（ n は自然数）に設定されており、1フレームあたりの輝度は 2^{n+1} 段階に設定可能となっている。

【0020】

これによれば、前記2つのサブフレームの長さを合わせると、 n 個のサブフレームの最も短い期間を有するサブフレームの期間の長さの 2^n 倍となる。従って、2つのサブフレームを使って画像を表示する場合、例えば、それらサブフレームが互いに隣り合わないようにして、発光する期間を振り分けるようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0021】

この電気光学装置において、前記2つのサブフレームは、1フレーム期間において連続して設定されない。

これによれば、1フレーム期間において、前記2つのサブフレームは、互いに

隣り合って設定されないため、連続してそれらサブフレームを使った画像を表示する場合、発光する周期が短くなりフリッカーの発生を防止することができる。

【0022】

本発明における電気光学装置は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置であって、前記複数の電気光学素子の各々の輝度を、1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1フレームあたり、少なくとも 2^n (n は自然数)段階の輝度を設定することが可能であり、前記複数のサブフレームの数は $n+1$ 個以上である。

【0023】

これによれば、 $n+1$ 個以上あるサブフレームのうち少なくとも2個のサブフレームを使って、発光する期間をその2つ以上のサブフレームに振り分けるようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0024】

この電気光学装置において、前記複数のサブフレームのうち、最も長いサブフレームの期間の長さは、最も期間の短いサブフレームの 2^{n-1} 倍である。

これによれば、最も長い期間を有するサブフレームの長さは、 n 個のサブフレームの最も短い期間を有するサブフレームの期間の長さの 2^{n-1} 倍となる。従って、最も長い期間のサブフレームとその他のサブフレームとを使うとともにそれらが互いに隣り合わないようにして、発光する期間を振り分けるようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0025】

本発明における電気光学装置は、電気光学素子を備え、1フレームあたり、少なくとも2段階以上の輝度を設定することが可能な電気光学装置であって、前記電気光学素子は、前記1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々において階調データに基づいてオン状態又はオフ状態のいずれかに制御され、前記複数のサブフレームのうち、常に共にオン状態又はオフ状態のいずれかに制御されるサブフレームが少なくとも2つある。

【0026】

これによれば、常に共にオン状態定及びオフ状態となる少なくとも2つ以上のサブフレームに対して、発光する期間を振り分けるようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0027】

この電気光学装置において、少なくとも2つあるサブフレームは、同一の期間の長さを有する。

これによれば、常に共に設定及び非設定される少なくとも2つ以上のサブフレームに基づく発光する期間はそれぞれ同じである。

【0028】

この電気光学装置において、前記少なくとも2つのサブフレームは、1フレーム期間において連続して設定されない。

これによれば、1フレーム期間において、前記少なくとも2つのサブフレームは、互いに隣り合って設定されないため、連続してそれらサブフレームを使った画像を表示する場合、発光する周期が短くなりフリッカーの発生を防止することができる。

【0029】

この電気光学装置において、前記複数の画素のうち一つの走査線に接続されている一連の画素に対して設定される、前記複数のサブフレームの各々は実質的に同時に開始し、実質的に同時に終了する。

【0030】

これによれば、各サブフレームにおいて、各走査線上の画素毎に順次に発光制御されるとともに順時消去されるように制御される。

この電気光学装置において、前記複数の画素のうち少なくとも2つの走査線に接続されている一連の画素に対して設定される、前記複数のサブフレームの各々は実質的に同時に終了する。

【0031】

これによれば、各サブフレームにおいて、全画素が一斉に発光し一斉に消去されるように制御される。

この電気光学装置において、前記走査線が選択されたとき導通する第1のトランジスタと、前記第1のトランジスタを介して供給されるデータ信号を保持する容量素子と、前記容量素子に保持されたデータ信号に基づいてオン・オフ制御される第2のトランジスタと、前記第2のトランジスタのオン動作に基づいて駆動電流が供給される電子素子とからなる画素回路を備えた。

【0032】

これによれば、第1のトランジスタは走査線が選択されたとき導通してデータ信号を容量素子に供給する。第2のトランジスタは、前記容量素子に保持されたデータ信号に基づいてオン・オフし、そのオン動作に基づいて電気素子に駆動電流を供給する。

【0033】

この電気光学装置において、前記電子素子は電流駆動素子である。

これによれば、第2のトランジスタのオン動作に基づいて電流駆動素子に駆動電流が供給される。

【0034】

この電気光学装置において、前記電流駆動素子はEL素子である。

これによれば、第2のトランジスタのオン動作に基づいてEL素子に駆動電流が供給され、EL素子は発光する。

【0035】

この電気光学装置において、前記EL素子は発光層が有機材料で構成されている。

これによれば、第2のトランジスタのオン動作に基づいて有機EL素子に駆動電流が供給され、有機EL素子は発光する。

【0036】

本発明における電気光学装置の駆動方法は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、前記複数の電気光学素子の各々の輝度を、1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1フレームあたり、少なくとも2段階以上の輝度を設定することが可能であり、前記複数のサブフレームは、

同一の期間の長さを有する少なくとも2つのサブフレームを含み、

前記2つのサブフレームが設定されるとき、その2つのサブフレームを互いに隣り合わないよう設定するようにした。

【0037】

これによれば、同一の期間の長さ有するサブフレームを少なくとも2つ以上のサブフレームを設け、発光する期間をその2つ以上のサブフレームに振り分けるとともに、その2つのサブフレームを互いに隣り合わないよう設定するようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0038】

本発明における電気光学装置の駆動方法は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、前記複数の電気光学素子の各々の輝度を、1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1フレームあたり、少なくとも2段階以上の輝度を設定することが可能であり、前記複数のサブフレームのうち、最も期間の長い2つのサブフレームを除いたサブフレームの期間の長さは2進荷重に設定し、前記2つのサブフレームが設定されるとき、その2つのサブフレームを互いに隣り合わないよう設定するようにした。

【0039】

これによれば、最も長い期間の2つのサブフレームを使って画像を表示する場合、例えば、それらサブフレームが隣り合わないようにして、発光する期間を振り分けるとともに、その2つのサブフレームを互いに隣り合わないよう設定するようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0040】

本発明における電気光学装置の駆動方法は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、前記複数の電気光学素子の各々の輝度を、1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1フレームあたり、少なくと

も 2 段階以上の輝度を設定することが可能であり、前記複数のサブフレームのうち、最も長い期間を有する 2 つのサブフレームを除いた n 個 (n は自然数) のサブフレームの中で最も長い期間を有するサブフレームの期間の長さを、前記 n 個のサブフレームの最も短い期間を有するサブフレームの期間の長さの 2^{n-1} 倍に設定し、前記 2 つのサブフレームが設定されるとき、その 2 つのサブフレームを互いに隣り合わないよう設定して、1 フレームあたりの輝度を 2^{n+1} 段階に設定可能にする。

【0041】

これによれば、最も長い期間を有する 2 つのサブフレームの長さを合わせると、 n 個のサブフレームの最も短い期間を有するサブフレームの期間の長さの 2^n 倍となる。そして、最も長い期間の 2 つのサブフレームを使って画像を表示する場合、それらサブフレームが互いに隣り合わないようにして、発光する期間を振り分けるようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0042】

本発明における電気光学装置の駆動方法は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、前記複数の電気光学素子の各々の輝度を、1 フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1 フレームあたり、少なくとも 2 段階以上の輝度を設定することが可能であり、前記複数のサブフレームのうち、最も期間の長い、2 つのサブフレームを足し合わせた期間の長さを、前記複数のサブフレームのうち、最も短い期間を有するサブフレームの長さの 2^n 倍 (n は自然数) に設定し、前記 2 つのサブフレームが設定されるとき、その 2 つのサブフレームを互いに隣り合わないよう設定して、1 フレームあたりの輝度を 2^{n+1} 段階に設定可能にする。

【0043】

これによれば、前記 2 つのサブフレームの長さを合わせると、 n 個のサブフレームの最も短い期間を有するサブフレームの期間の長さの 2^n 倍となる。従って、2 つのサブフレームを使って画像を表示する場合、それらサブフレームが互い

に隣り合わないようにして、発光する期間を振り分けるようにすることにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0044】

本発明における電気光学装置の駆動方法は、各々が電気光学素子を備えた、複数の画素を有する電気光学装置の駆動方法であって、前記複数の電気光学素子の各々の輝度を、1フレーム期間に含まれる、各々が所定の期間の長さを有する複数のサブフレームの各々毎に設定することにより、1フレームあたり、少なくとも 2^n （ n は自然数）段階の輝度を設定することが可能であり、前記複数のサブフレームの数は $n+1$ 個以上設け、その中の予め定めた2つのサブフレームは常に共に設定及び非設定されるようにするとともに、設定されるときには、その2つのサブフレームを互いに隣り合わないように設定して、1フレームあたりの輝度を 2^n 段階に設定可能にする。

【0045】

これによれば、 $n+1$ 個以上あるサブフレームのうち少なくとも2つのサブフレームを使って、発光する期間をその2つ以上のサブフレームに振り分けるとともに、その2つのサブフレームを互いに隣り合わないように設定することにより、発光する周期が短くなりフリッカーの発生を防止することができる。

【0046】

この電気光学装置の駆動方法において、前記複数の画素のうち一つの走査線に接続されている一連の画素に対して設定される、前記複数のサブフレームの各々は実質的に同時に開始し、実質的に同時に終了する。

【0047】

これによれば、各サブフレームにおいて、各走査線上の画素毎に順次に発光制御されるとともに順時消去されるように制御される。

この電気光学装置の駆動方法において、前記複数の画素のうち少なくとも2つの走査線に接続されている一連の画素に対して設定される、前記複数のサブフレームの各々は実質的に同時に終了する。

【0048】

これによれば、各サブフレームにおいて、全画素が一斉に発光し一斉に消去さ

れるように制御される。

この電気光学装置の駆動方法において、前記走査線が選択されたとき導通する第1のトランジスタと、前記第1のトランジスタを介して供給されるデータ信号を保持する容量素子と、前記容量素子に保持されたデータ信号に基づいてオン・オフ制御される第2のトランジスタと、前記第2のトランジスタのオン動作に基づいて駆動電流が供給される電子素子とからなる画素回路を備えた。

【0049】

これによれば、第1のトランジスタは走査線が選択されたとき導通してデータ信号を容量素子に供給する。第2のトランジスタは、前記容量素子に保持されたデータ信号に基づいてオン・オフし、そのオン動作に基づいて電気素子に駆動電流を供給する。

【0050】

本発明における電子機器は、請求項1乃至21のいずれか一つに記載の電気光学装置を実装した。

これによれば、電子機器はフリッカーが発生し難い。

【0051】

【発明の実施の形態】

以下、本発明を具体化した一実施形態を時分割階調で図1～図3に従って説明する。

【0052】

図1は、電気光学装置としての有機ELディスプレイ10の電氣的構成を示すブロック回路図を示す。有機ELディスプレイ10は、表示パネル部11、走査線駆動回路12、データ線駆動回路13及び制御回路14を備えている。

【0053】

有機ELディスプレイ10の表示パネル部11及び各回路12～14は、それぞれが独立した電子部品によって構成されていてもよい。例えば、各回路12～14が1チップの半導体集積回路装置によって構成されていてもよい。また、表示パネル部11及び各回路12、13の全部若しくは一部が一体となった電子部品として構成されていてもよい。例えば、表示パネル部11に、データ線駆動回

路 13 と走査線駆動回路 12 とが一体的に形成されていてもよい。各回路 12 ～ 14 の全部若しくは一部がプログラマブルな IC チップで構成され、その機能が IC チップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

【0054】

表示パネル部 11 は、図 1 に示すように、マトリクス状に配列された複数の電子回路としての画素回路 20 を有している。つまり、各画素回路 20 は、その列方向に沿ってのびる複数のデータ線 $X_1 \sim X_m$ (m は整数) と、行方向に沿ってのびる複数の走査線 $Y_1 \sim Y_n$ (n は整数) との交差部に対応して配置されている。そして、各画素回路 20 は、対応するデータ線 $X_1 \sim X_m$ と走査線 $Y_1 \sim Y_n$ との間にそれぞれ接続されることにより、マトリクス状に配列されている。各画素回路 20 には電子素子、電流駆動素子または電気光学素子として発光層が有機材料で構成された有機 EL 素子 21 を有している。尚、画素回路 20 内に形成される後記するトランジスタは、通常は薄膜トランジスタ (TFT) で構成している。

【0055】

図 2 は、画素回路 20 の内部回路構成を説明するための電気回路図を示す。尚、説明の便宜上、 m 番目のデータ線 X_m と n 番目の走査線 Y_n との点に配置され、両データ線 X_m と走査線 Y_n との間に接続された画素回路 20 について説明する。

【0056】

画素回路 20 は、第 2 のトランジスタとしての駆動用トランジスタ Q_1 、第 1 のトランジスタとしてのスイッチング用トランジスタ Q_2 、リセット用トランジスタ Q_3 、容量素子としての保持キャパシタ C_1 を備えている。スイッチング用トランジスタ Q_2 は N チャンネル FET よりな構成されている。駆動用トランジスタ Q_1 及びリセット用トランジスタ Q_3 は P チャンネル FET よりな構成されている。

【0057】

駆動用トランジスタ Q_1 は、ドレインが前記有機 EL 素子 21 の陽極に接続さ

れ、ソースが電源電圧 V_{OEL} が供給される電源線 L_1 に接続されている。駆動用トランジスタ Q_1 のゲートと電源線 L_1 との間には、保持キャパシタ C_1 が接続されている。また、駆動用トランジスタ Q_1 のゲートは、スイッチング用トランジスタ Q_2 を介して前記データ線 X_m に接続されている。スイッチング用トランジスタ Q_2 のゲートは、走査線 Y_n に接続されている。

【0058】

リセット用トランジスタ Q_3 は、前記保持キャパシタ C_1 に対して並列に接続されている。リセット用トランジスタ Q_3 のゲートは、前記走査線 Y_n に接続されている。

【0059】

このように構成された画素回路 20 において、走査線駆動回路 12 から走査線 Y_n に走査信号 SC_n が出力されると、スイッチング用トランジスタ Q_2 はオン状態となる。スイッチング用トランジスタ Q_2 がオン状態となると、データ線駆動回路 13 からデータ線 X_m に出力されているデータ V_{DATA} が前記保持キャパシタ C_1 に蓄積される。このデータ V_{DATA} は、前記駆動用トランジスタ Q_1 をオン状態又はオフ状態のいずれかにするためのデータである。尚、データ V_{DATA} が保持された保持キャパシタ C_1 は、走査信号 SC_n が消失しスイッチング用トランジスタ Q_2 がオフ状態になっても先に蓄積したデータ V_{DATA} を保持する。

【0060】

そして、前記駆動用トランジスタ Q_1 は、蓄積されるデータ V_{DATA} の内容に基づいてオン状態又はオフ状態のいずれかに制御される。そして、駆動用トランジスタ Q_1 がオン状態のとき、有機 EL 素子 21 は駆動電流が供給され発光する。反対に、駆動用トランジスタ Q_1 がオフ状態のとき、有機 EL 素子 21 は駆動電流の供給が遮断され発光を停止する。

【0061】

次に、走査線駆動回路 12 から走査線 Y_n にマイナス電位のリセット信号 V_{S_RESTn} が出力されると、リセット用トランジスタ Q_3 がオフ状態からオン状態となる。リセット用トランジスタ Q_3 がオン状態となると、電源線 L_1 から電源電圧 V_{OEL} が同リセット用トランジスタ Q_3 を介して前記保持キャパシタ C_1 に印

加され先のデータ VDATA は消去されるとともに、駆動用トランジスタ Q1 のゲートは電源電圧 VOEL の電位となる。つまり、保持キャパシタ C1 はリセットされる。

【0062】

保持キャパシタ C1 がリセットされると、駆動用トランジスタ Q1 はオフ状態となり、先のデータ VDATA に基づいて発光していた有機 EL 素子 21 がその発光が停止する。そして、次に実行される発光動作を待つ。つまり、各画素回路 20 の有機 EL 素子 21 の発光期間は、走査信号 SC1 ~ SCn が出力されてからリセット信号 VREST1 ~ VRESTn が出力されるまでの間が発光期間となる。

【0063】

走査線駆動回路 12 は、前記複数の走査線 Y1 ~ Yn の中の 1 本を選択、即ち走査信号を出力してその選択された走査線に接続された画素回路 20 群を駆動するための回路である。走査線駆動回路 12 は、制御回路 14 からの各種信号に基づいて各走査線 Y1 ~ Yn に対して所定のタイミングで走査信号 SC1 ~ SCn をそれぞれ出力する。

【0064】

データ線駆動回路 13 は、前記各データ線 X1 ~ Xm に対するデータ VDATA1 ~ VDATAm を生成しそれぞれ対応するデータ線 X1 ~ Xm に出力する。データ線駆動回路 13 は、前記データ VDATA1 ~ VDATAm を前記走査信号 SC1 ~ SCn に同期して出力する。つまり、前記走査線駆動回路 12 が 1 つの走査線に走査信号を出力した時、データ線駆動回路 13 はその選択された走査線上の各画素回路に対するデータ VDATA1 ~ VDATAm を出力する。

【0065】

制御回路 14 は、図示しない外部装置から画像データ D を入力し、同画像データ D に基づいて時分割階調のための各サブフレームのデータ VDATA1 ~ VDATAm を生成する。又、制御回路 14 は、スタートパルス信号 DINY, クロック信号 CLKY, CLKX を生成する。スタートパルス信号 DINY は 1 フレームの各サブフレームにおいて最初の走査線を選択開始を実行させるための一定期間だけ H レベルに立ち上がる信号であって、前記走査線駆動回路 12 及びデータ線駆動

回路 13 に出力される。クロック信号 CLKY は、前記走査線駆動回路 12 に出力され、走査線駆動回路 12 において生成される走査線を順番に選択するための走査信号 SC1 ～ SCn を順番に出力させるタイミングを決定する信号である。

【0066】

この有機 EL ディスプレイ 10 は、中間調を時分割階調で 64 階調を表現できるディスプレイである。従って、有機 EL ディスプレイ 10 は、64 階調を表現するために、1 フレームを複数のサブフレームから構成している。詳述すると、本実施形態では、図 3 に示すように、1 フレームを、7 つに分割しその分割された 7 つのサブフレーム SF1 ～ SF7 としている。つまり、一般に、64 階調の場合には、期間の長さがそれぞれ、「1」、「2」、「4」、「8」、「16」、そして最上位ビットの「32」である 6 つのサブフレームにて 1 フレーム(図 7 及び図 8 参照)を構成するが、本実施形態では一つ多い 7 つのサブフレーム SF1 ～ SF7 で 1 フレームを構成している。

【0067】

各サブフレーム SF1 ～ SF7 はそれぞれ発光期間 TL1 ～ TL7 からなり、これら各期間は以下のように設定している。

$$16 TL1 = 8 TL2 = 4 TL3 = TL4 = 2 TL5 = TL6 = TL7$$

つまり、各発光期間 TL1 ～ TL7 は、

$$TL1 : TL2 : TL3 : TL4 : TL5 : TL6 : TL7$$

$$= 1 : 2 : 4 : 16 : 8 : 16 : 16$$

となる比を設定している。

【0068】

即ち、従来は、図 7 又は図 8 に示すように、6 つの第 1 ～ 第 6 サブフレーム SF1 ～ SF6 中の最も長い発光期間を指定する第 6 サブフレーム SF6 の発光期間 TL6 を「32」に設定した。しかし、本実施形態の有機 EL ディスプレイ 10 では、図 3 に示すように、その「32」を、2 分して「16」を 2 つのサブフレーム(第 4 サブフレーム SF4 と第 7 サブフレーム SF7)に振り分けるために、7 つのサブフレーム SF1 ～ SF7 で構成されている。

【0069】

従って、通常の場合であれば、期間の長さ「32」を有するサブフレームを用いて階調を制御するが、本実施形態では、第4サブフレームSF4と第7サブフレームSF7が分担することになる。従って、第4サブフレームSF4と第7サブフレームSF7とは、互いに独立して制御されることなく、常に単位期間当たりの輝度を一致するように制御される。各サブフレームを非発光及び発光のうちいずれか一方、あるいはオン及びオフの状態をとるような2値駆動方法では、第4サブフレームSF4が発光状態あるいはオン状態の時は、第7サブフレームSF7も常に発光状態あるいはオン状態であり、第4サブフレームSF4が非発光状態あるいはオフ状態の時には、第7サブフレームSF7も常に非発光状態あるいはオフ状態となるように設定されている。

【0070】

因みに、「32」の輝度階調を得る場合には、第4及び第7サブフレームSF4、SF7の時に、有機EL素子を発光させる。そして、第1～第3、第5、第6サブフレームSF1～SF3、SF5、SF6の時に、有機EL素子を消灯させることによって、「32」の輝度階調を得ることができる。

【0071】

又、「44」の輝度階調を得る場合、第3、第4、第5及び第7サブフレームSF3、SF4、SF5、SF7の時に、有機EL素子を発光させる。そして、第1、第2及び第6サブフレームSF1、SF2、SF6の時に、有機EL素子を消灯させることによって、「44」の輝度階調を得ることができる。

【0072】

このように、時分割階調法において、1フレームを構成する各サブフレームSF1～SF7において、各走査線Y1～Yn上の画素回路群を順次駆動させる必要がある。そのため、前記走査線駆動回路12は、1フレームの画像を表示するために、各サブフレームSF1～SF7の期間において、各走査線Y1～Ynを順番に選択するように走査信号SC1～SCnを順番に生成し出力するようになっている。また、走査線駆動回路12は、各走査線Y1～Ynに対して対応する走査信号SC1～SCnをそれぞれ出力し所定期間（発光期間）経過すると、その対応する走査線Y1～Ynにリセット信号VREST1～VRESTnをそれぞれ出力

するようになっている。つまり、各サブフレーム S F 1 ~ S F 7 において、それぞれ発光期間 T L 1 ~ T L 7 だけ発光させるように設定している。

【0073】

また、前記制御回路 1 4 は、画像データ D に基づいて第 1 ~ 第 7 サブフレーム S F 1 ~ S F 7 のデータ V D A T A 1 ~ V D A T A m を生成する。そして、制御回路 1 4 は、1 フレームの画像データ D を有機 E L ディスプレイ 1 0 で表現するために、1 フレームを 7 つに分割しその分割された 7 つのサブフレーム S F 1 ~ S F 7 を使って 1 つの画像を 6 4 階調で表現する。

【0074】

つまり、制御回路 1 4 は、1 フレームの階調データとしての画像データ D について、データ線駆動回路 1 3 に対して第 1 ~ 第 7 サブフレーム S F 1 に対する各走査線 Y 1 ~ Y n 上の各画素回路 2 0 に供給するデータ V D A T A 1 ~ V D A T A m を生成する。このとき、制御回路 1 4 は、「1」の階調を表現するためのデータ V D A T A 1 ~ V D A T A m を第 1 サブフレーム S F 1 に、「2」の階調を表現するためのデータ V D A T A 1 ~ V D A T A m を第 2 サブフレーム S F 2 に、「4」の階調を表現するためのデータ V D A T A 1 ~ V D A T A m を第 3 サブフレーム S F 3 にそれぞれ作成する。さらに、制御回路 1 4 は、「8」の階調を表現するためのデータ V D A T A 1 ~ V D A T A m を第 5 サブフレーム S F 5 に、「16」の階調を表現するためのデータ V D A T A 1 ~ V D A T A m を第 6 サブフレーム S F 6 にそれぞれ作成する。

【0075】

さらにまた、制御回路 1 4 は、「32」の階調を表現するためのデータ V D A T A 1 ~ V D A T A m を第 4 サブフレーム S F 4 と第 7 サブフレーム S F 7 に振り分けるようにした。言い換えると、単独で「32」の階調を表現するサブフレームを設けず、第 4 サブフレーム S F 4 と第 7 サブフレーム S F 7 に振り分け、「32」の階調を表現するためのデータ V D A T A 1 ~ V D A T A m を第 4 サブフレーム S F 4 と第 7 サブフレーム S F 7 に作成するようにした。つまり、制御回路 1 4 は、「16」の階調を指定する第 4 サブフレーム S F 4 と第 7 サブフレーム S F 7 を使って「32」の階調を表現するようにした。

【0076】

又、走査線駆動回路 12 は、このクロック信号 CLKY に基づいて各サブフレーム SF1 ~ SF7 における各走査線 Y1 ~ Yn に対するリセット信号 VREST1 ~ VRESTn の生成する。走査線駆動回路 12 は、第 1 サブフレーム SF1 においては、走査信号 SC1 ~ SCn が出力されて TL1 期間経過後にリセット信号 VREST1 ~ VRESTn がそれぞれ出力するようになっている。因みに、第 2 サブフレーム SF2 においては、走査信号 SC1 ~ SCn が出力されて TL2 (= 2 × TL1) 期間経過後に、第 3 サブフレーム SF3 においては、走査信号 SC1 ~ SCn が出力されて TL3 (= 4 × TL1) 期間経過後に、第 4 サブフレーム SF4 においては、走査信号 SC1 ~ SCn が出力されて TL4 (= 16 × TL1) 期間経過後に、リセット信号 VREST1 ~ VRESTn がそれぞれ出力するようになっている。又、第 5 サブフレーム SF5 においては、走査信号 SC1 ~ SCn が出力されて TL5 (= 8 × TL1) 期間経過後に、第 6 サブフレーム SF6 においては、走査信号 SC1 ~ SCn が出力されて TL6 (= 16 × TL1) 期間経過後に、第 7 サブフレーム SF7 においては、走査信号 SC1 ~ SCn が出力されて TL7 (= 16 × TL1) 期間経過後に、リセット信号 VREST1 ~ VRESTn がそれぞれ出力するようになっている。

【0077】

クロック信号 CLKX は前記クロック信号 CLKY と同期した信号であって、前記データ線駆動回路 13 に出力される。クロック信号 CLKX は、各サブフレーム SF1 ~ SF6 において各走査信号 SC1 ~ SCn にて走査線 Y1 ~ Yn がそれぞれ選択される毎にその選択された走査線上の各画素回路 20 に対してそれぞれデータ線 X1 ~ Xm を介してデータ VDATA1 ~ VDATAm を出力するタイミングを決定する信号である。

【0078】

次に、上記のように構成した有機 EL ディスプレイ 10 の作用を説明する。

制御回路 14 は、1 フレームの画像データ D について、データ線駆動回路 13 に対して第 1 ~ 第 7 サブフレーム SF1 ~ SF7 に対する各走査線 Y1 ~ Yn 上の各画素回路 20 に供給するデータ VDATA1 ~ VDATAm を生成する。また、制御回路 14 は、走査線駆動回路 12 及びデータ線駆動回路 13 に対してスタートパ

ルス信号D I N Y, クロック信号C L K Y, C L K Xを出力する。

【0079】

そして、走査線駆動回路12は、制御回路14からのスタートパルス信号D I N Yに応答して第1サブフレームS F 1のための走査信号S C 1～S C nを順次出力し各走査線Y 1～Y nを順番に選択していく。また、走査線駆動回路12は、走査信号S C 1～S C n出力してTL1期間経過後、リセット信号VREST1～VREST nを出力する。

【0080】

一方、データ線駆動回路13は、各走査線Y 1～Y nが選択される毎に、その選択された走査線上の各画素回路20に第1サブフレームS F 1におけるデータVDATA1～VDATA mを順次出力する。従って、選択された走査線上の各画素回路20はデータVDATA1～VDATA mに基づいて動作（点灯又は消灯）する。そして、各画素回路20はTL1期間経過後のリセット信号VREST1～VREST nに応答して消灯動作する。

【0081】

第1サブフレームS F 1の最後の走査線Y n上の各画素回路20へのデータVDATA1～VDATA mの供給が終了すると、走査線駆動回路12は制御回路14からのスタートパルス信号D I N Yを入力する。走査線駆動回路12は、スタートパルス信号D I N Y応答して第2サブフレームS F 2のための走査信号S C 1～S C nを順次出力し各走査線Y 1～Y nを順番に選択していく。また、走査線駆動回路12は、走査信号S C 1～S C n出力してTL2（= 2 × TL1）期間経過後、リセット信号VREST1～VREST nを出力する。

【0082】

一方、データ線駆動回路13は、前記と同様に、選択された走査線上の各画素回路20に第2サブフレームS F 2におけるデータVDATA1～VDATA mを順次出力する。そして、選択された走査線上の各画素回路20は前記同様にデータVDATA1～VDATA mに基づいて動作（点灯又は消灯）し、TL2期間経過後のリセット信号VREST1～VREST nに応答して消灯動作する。

【0083】

以後、第3サブフレームSF3～第7サブフレームSF7についても、同様な動作が繰り返されて1フレームの画像が表現される。そして、1フレームの画像表示動作が終了すると、次の1フレームのための画像表示動作が同様に行われる。

【0084】

次に、上記のように構成した有機ELディスプレイ10の特徴を以下に記載する。

(1) 本実施形態では、時分割階調法によって64階調の中間調を表現する場合、64階調を「1」、「2」、「4」、「8」、「16」、「32」で表現する際の最長の期間である「32」を、一つのサブフレームで表現しないで、第4サブフレームSF4と第7サブフレームSF7の2つのサブフレームに等分に振り分けた。つまり、サブフレームの数を一つ増やして7つにし、その一つ増やしたサブフレームに最高の期間である「32」の1/2である「16」を分担させた。しかも、その振り分けた2つのサブフレームは互いに離間した第4サブフレームSF4と第7サブフレームSF7に割り当てた。

【0085】

従って、例えば、多数のフレームが連続して「32」で表現される画像を表示する場合、一つフレームにおいて第4サブフレームSF4と第7サブフレームSF7の2つの期間で点灯動作が行われる。その結果、多数のフレームが連続して「32」で表現される画像を表示する場合、一つのサブフレームで「32」を表現する場合に比べて、発光する周期が1/2と短くなりフリッカーの発生を防止することができる。

【0086】

次に、上記実施形態で説明した電気光学装置としての有機ELディスプレイ10の電子機器の適用について図4及び図5に従って説明する。有機ELディスプレイ10は、モバイル型のパーソナルコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

【0087】

図4は、モバイル型パーソナルコンピュータの構成を示す斜視図を示す。図4

において、パーソナルコンピュータ60は、キーボード61を備え本体部62と、前記有機ELディスプレイ10を用いた表示ユニット63を備えている。この場合でも、有機ELディスプレイ10を用いた表示ユニット63は前記実施形態と同様な効果を発揮する。その結果、パーソナルコンピュータ60は、フリッカーの少ない画像表示を実現することができる。

【0088】

図5は、携帯電話の構成を示す斜視図を示す。図5において、携帯電話70は、複数の操作ボタン71、受話口72、送話口73、前記有機ELディスプレイ10を用いた表示ユニット74を備えている。この場合でも、有機ELディスプレイ10を用いた表示ユニット74は前記実施形態と同様な効果を発揮する。その結果、携帯電話70は、フリッカーの少ない画像表示を実現することができる。

【0089】

尚、発明の実施形態は、上記実施形態に限定されるものではなく、以下のように実施してもよい。

○前記実施形態では、画素回路の電子素子又は電流駆動素子として有機EL素子21について具体化した但、無機EL素子に具体化してもよい。つまり、無機EL素子からなる無機ELディスプレイに応用しても良い。

【0090】

○前記実施形態の有機ELディスプレイ10は、時分割階調法の一つである順次点灯同時消去法で中間調を制御したが、同時点灯法に具体化してもよい。例えば、図6に示すように、64階調の中間調を表現する場合、64階調を「1」、「2」、「4」、「8」、「16」、「32」で表現する際の最長の期間である「32」を、一つのサブフレームで表現しないで、第4サブフレームSF4と第7サブフレームSF7の2つのサブフレームに等分に振り分る。

【0091】

○前記実施形態では、「32」を、一つのサブフレームで表現しないで、第4サブフレームSF4と第7サブフレームSF7の2つのサブフレームに等分に振り分けたが、これに限定されるものではなく、互いに隣接しなければ、第4サブ

フレームSF4と第7サブフレームSF7に限定されない。尚、第4サブフレームSF4と第7サブフレームSF7は、次の1フレームにおいて隣接するため、含まれない。

【0092】

○前記実施形態では、第4サブフレームSF4と第7サブフレームSF7は、期間が同じ長さであったが、異なる長さで実施してもよい。また、この場合、異なる長さの第4サブフレームSF4と第7サブフレームSF7の和が、最も短い期間の32倍(2^{n-1} 倍)となるように実施すれば、前記実施形態と同様に64段階(2^{n+1} 段階)の中間調を表現することができる。

【0093】

○前記実施形態では、2つにサブフレームに分割したが、例えば、「8」、「8」、「16」をそれぞれ指定するサブフレーム等、3つ以上のサブフレームに分割して実施してもよい。

【0094】

○前記実施形態では、64階調の中間調を制御する場合について説明したが、「16」階調の中間調、「32」階調の中間調、「128」階調も中間調、「256」階調の中間調等、その他 2^n 段階(階調)の中間調の制御に応用してもよい。

【0095】

○前記実施形態の画素回路20では、リセット用トランジスタQ3のゲートをスイッチング用トランジスタQ2のゲートと同じ走査線に接続したが、リセット専用の走査線を設け、リセット専用の走査線に対してリセット用トランジスタQ3のゲートを接続して実施してもよい。

【0096】

【発明の効果】

本発明によれば、フリッカーの低減を図ることのできる。

【図面の簡単な説明】

【図1】

本実施形態の有機ELディスプレイの回路構成を示すブロック回路図。

【図 2】

画素回路の内部回路構成を示す回路図。

【図 3】

本実施形態の時分割階調法を説明するための説明図。

【図 4】

本実施形態の有機 EL ディスプレイを実装したモバイル型パーソナルコンピュータの斜視図。

【図 5】

本実施形態の有機 EL ディスプレイを実装した携帯電話の斜視図。

【図 6】

本発明の別例の時分割階調における同時点灯法を説明するための説明図。

【図 7】

従来の時分割階調における同時点灯法を説明するための説明図。

【図 8】

従来の時分割階調における順次点灯同時消去法を説明するための説明図。

【符号の説明】

D 階調データとしての画像データ

C1 容量素子としての保持キャパシタ

Q1 第2のトランジスタとしての駆動用トランジスタ

Q2 第1のトランジスタとしてのスイッチング用トランジスタ

Y1～Yn 走査線

X1～Xm データ線

SF1 第1サブフレーム

SF2 第2サブフレーム

SF3 第3サブフレーム

SF4 第4サブフレーム

SF5 第5サブフレーム

SF6 第6サブフレーム

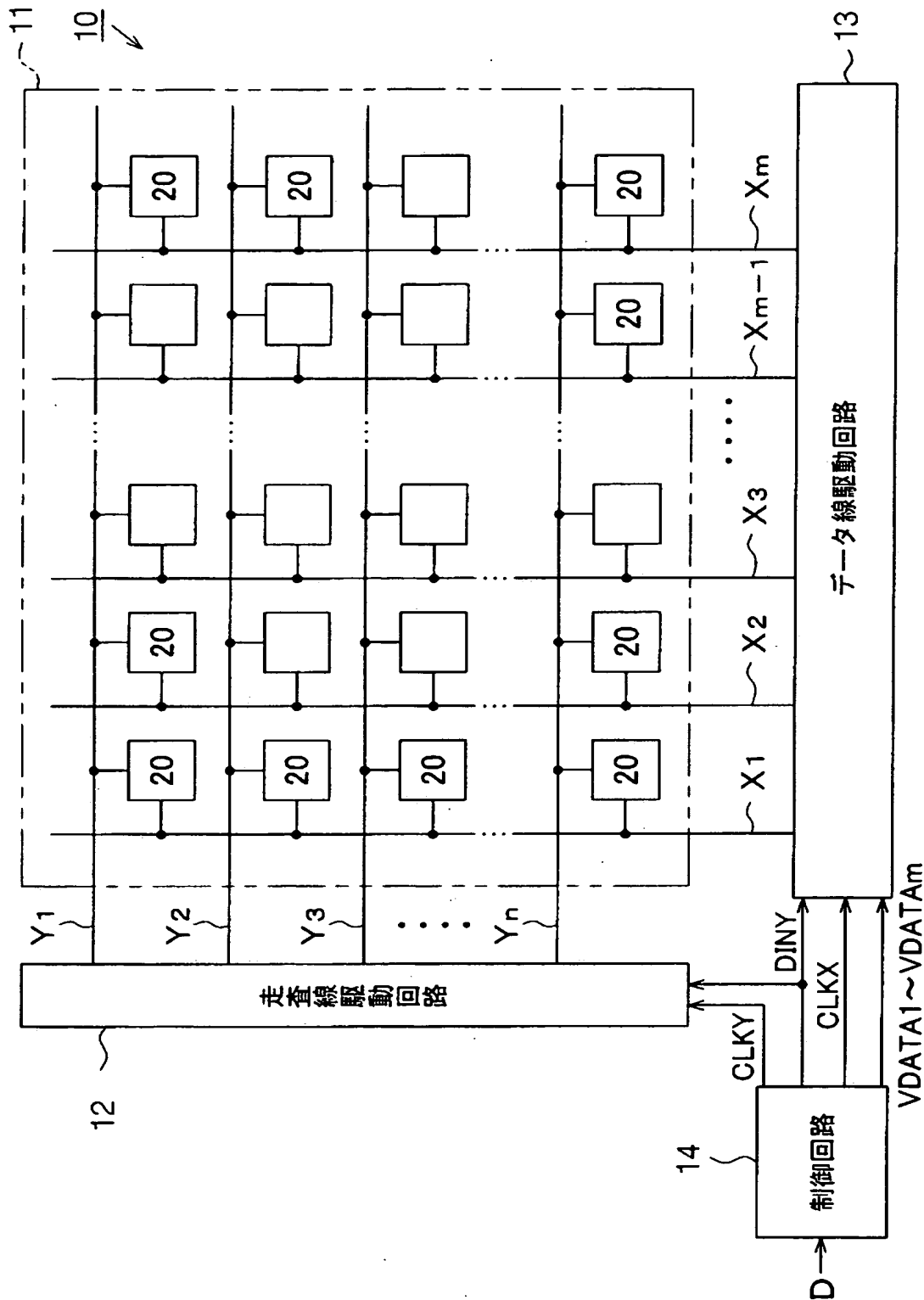
SF7 第7サブフレーム

TL1～TL7 発光期間

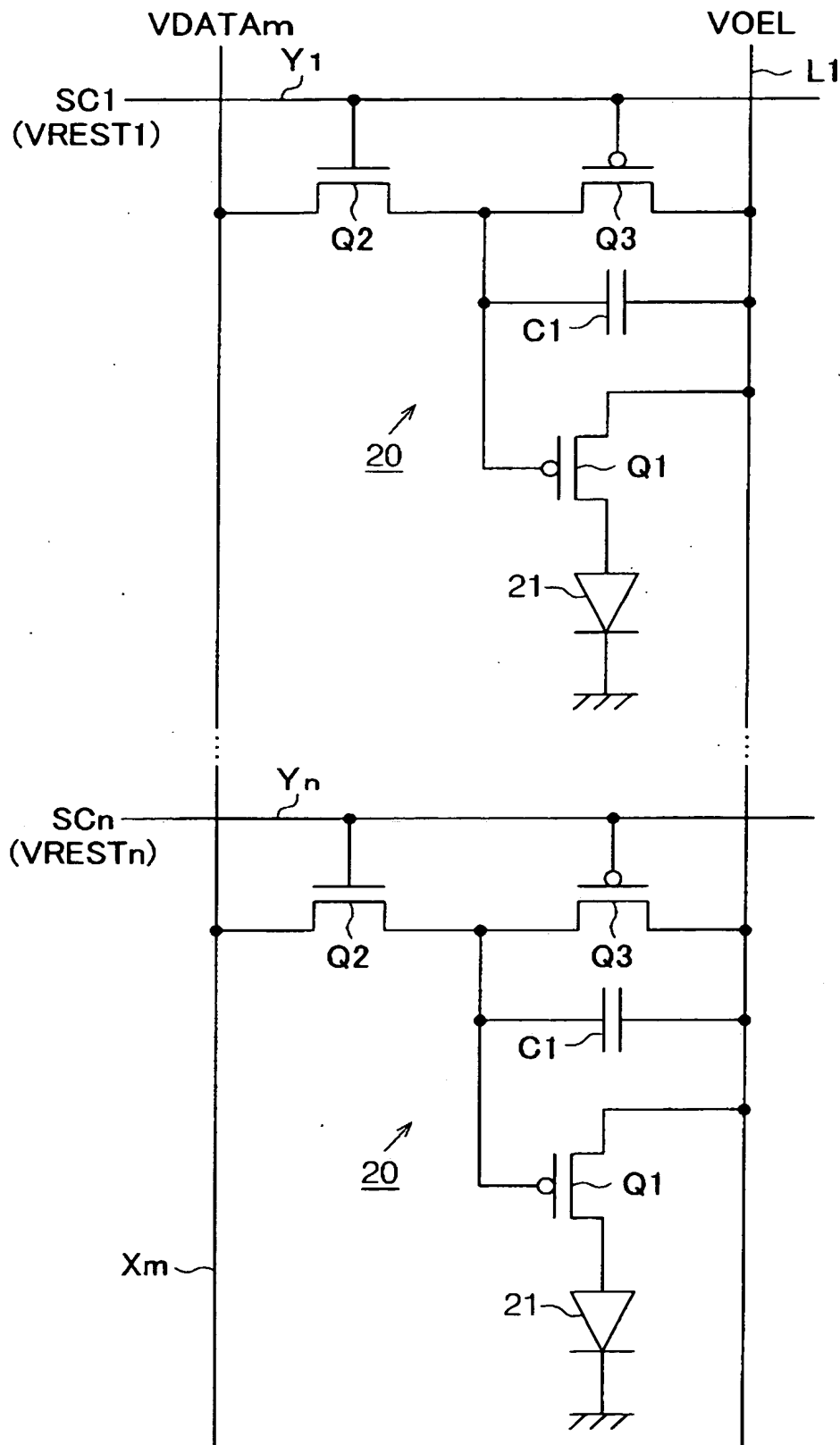
- 1 0 電気光学装置としての有機 E L ディスプレイ
- 1 4 制御回路
- 2 0 画素回路
- 2 1 電子素子又は電流駆動素子としての有機 E L 素子
- 6 0 電子機器としてのパーソナルコンピュータ
- 7 0 電子機器としての携帯電話

【書類名】 図面

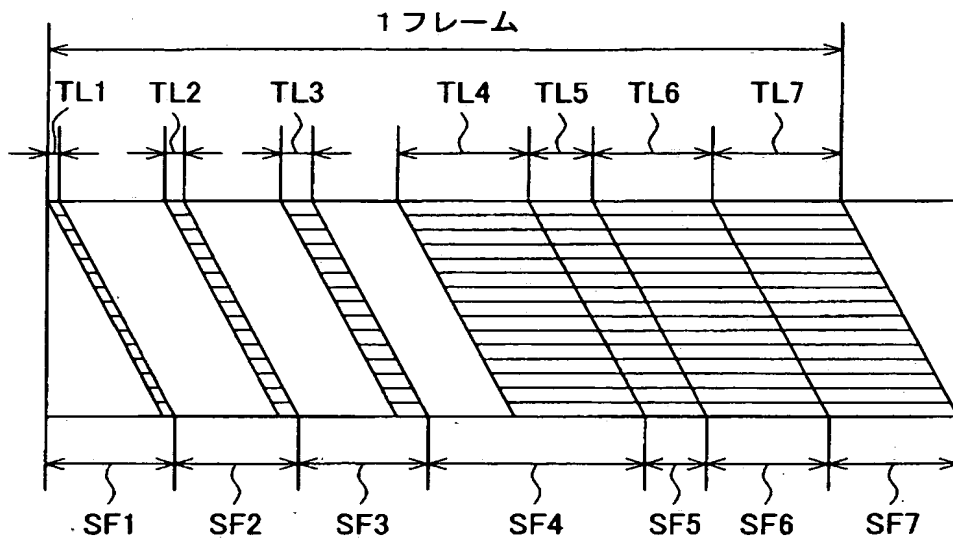
【図 1】



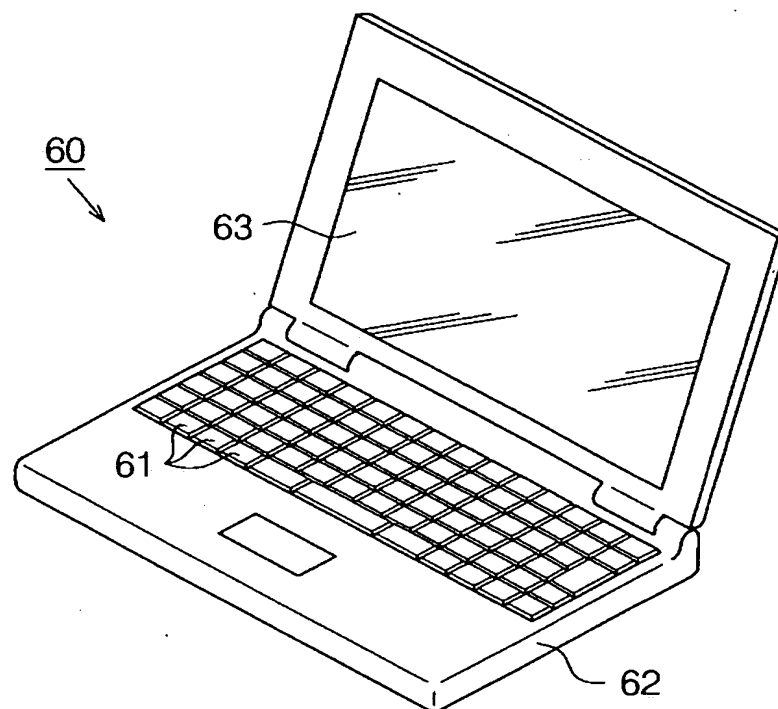
【図 2】



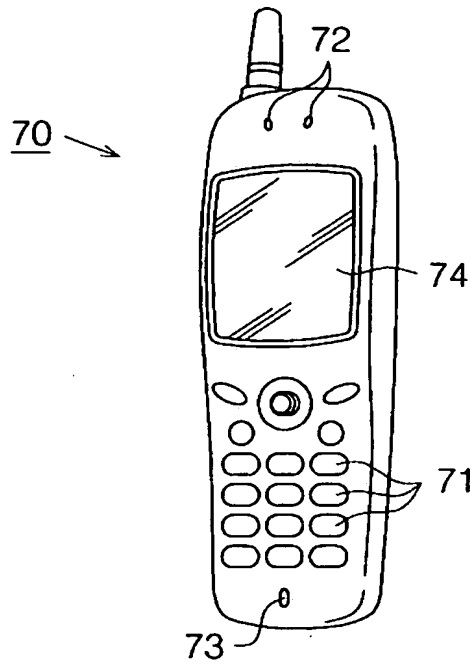
【図3】



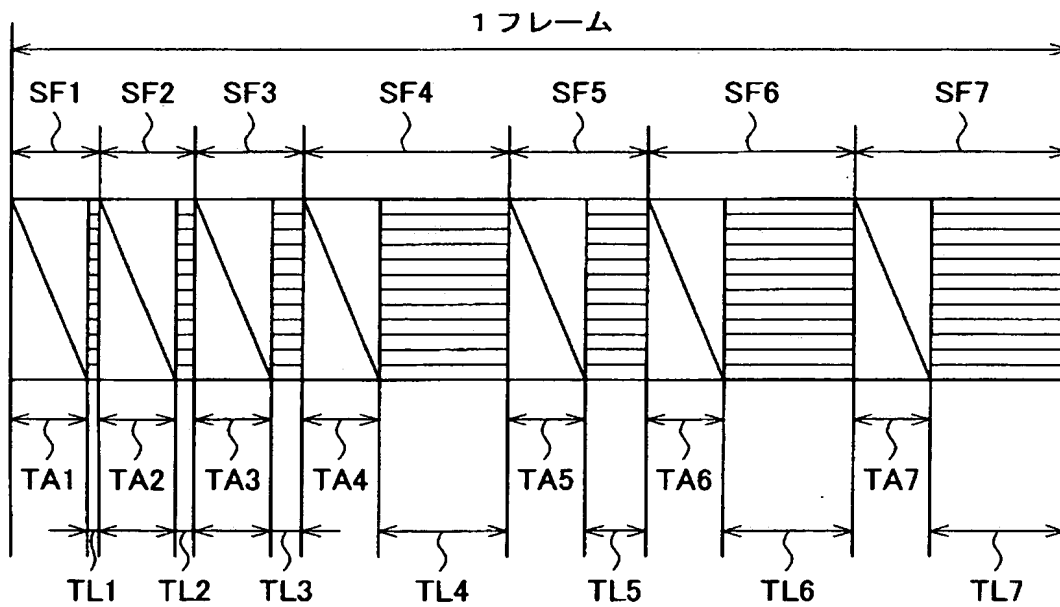
【図4】



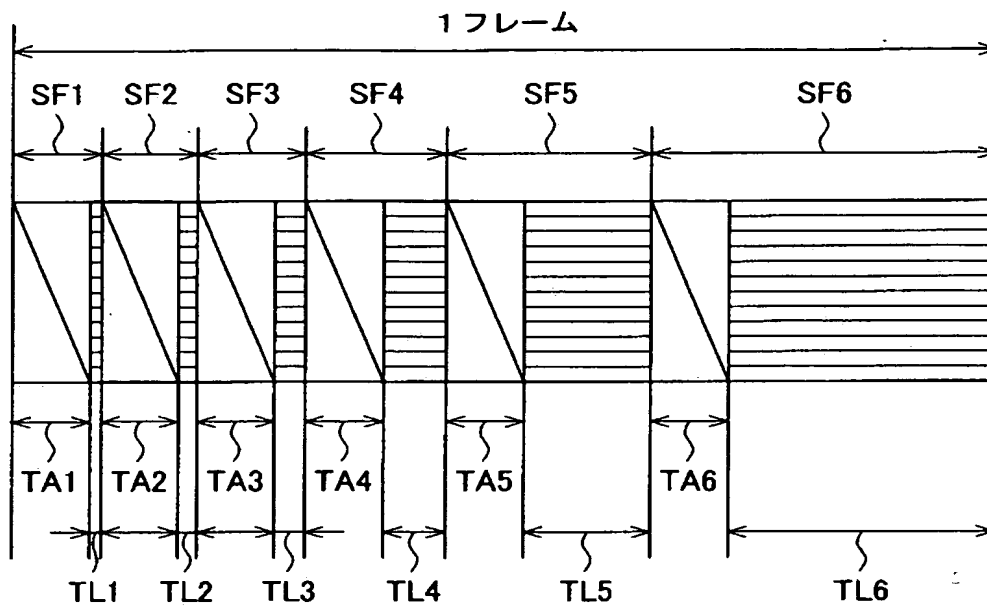
【図 5】



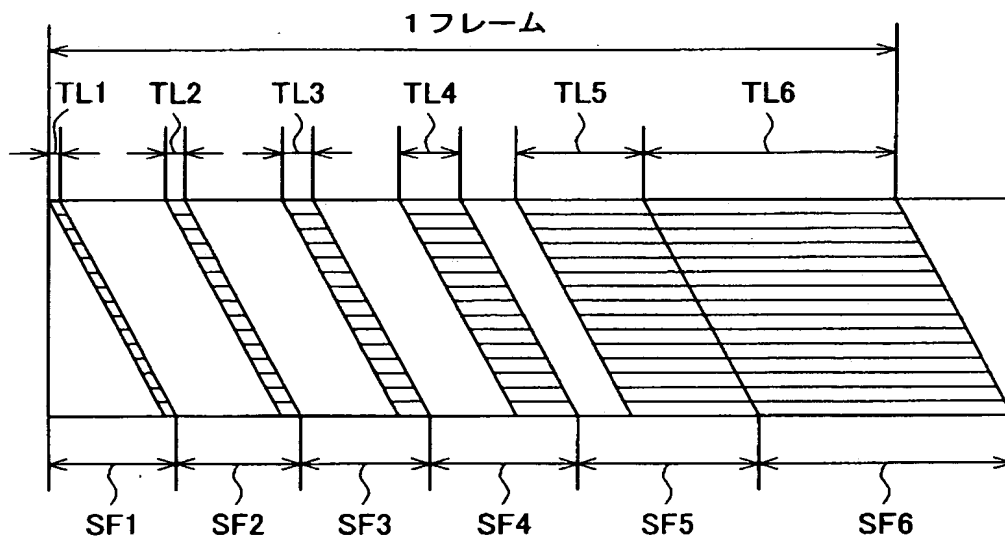
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】フリッカーの低減を図ることのできる電気光学装置、電気光学装置の駆動方法及び電子機器を提供する。

【解決手段】 各サブフレームに「1」、「2」、「4」、「8」、「16」、「32」をそれぞれ割り当てて、64階調の中間調を表現する場合に、1フレーム期間を、それぞれ個々に所定の発光期間TL1～TT7を指定する第1～第7サブフレームSF1～SF7にて構成する。そして、最も長い発光期間、即ち「32」を指定するサブフレームを、第4サブフレームSF4と第7サブフレームSF7に振り分けるとともに、その振り分けられた両サブフレームSF4，SF7を互いに隣接しないように配列する。そして、階調データに基づいて最も長い「32」が選択されるとき、その両サブフレームSF4，SF7が選択されるようにする。

【選択図】 図3

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 1 9 6 7 7
受付番号	5 0 2 0 1 6 5 8 4 1 6
書類名	特許願
担当官	第一担当上席 0 0 9 0
作成日	平成 1 4 年 1 1 月 5 日

< 認定情報・付加情報 >

【提出日】 平成14年11月 1日

次頁無

特願 2 0 0 2 - 3 1 9 6 7 7

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社